

Reference D1 (CN1365117A)

**Abstract**

Perform writing operation on magnetic memory element (10) by heating the memory element (10) and adding at least one magnetic field ( $H_x$ ,  $H_y$ ) to the memory element (10).

# [12] 发明专利申请公开说明书

[21] 申请号 01132913.0

[43] 公开日 2002 年 8 月 21 日

[11] 公开号 CN 1365117A

[22] 申请日 2001.9.3 [21] 申请号 01132913.0

[30] 优先权

[32] 2001.1.11 [33] US [31] 09/758757

[71] 申请人 惠普公司

地址 美国加利福尼亚州

[72] 发明人 J·H·尼克尔 L·T·特兰

[74] 专利代理机构 中国专利代理(香港)有限公司

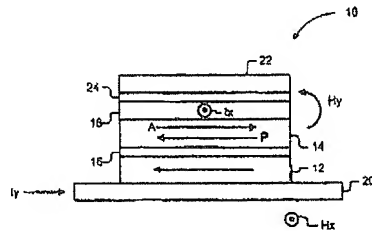
代理人 吴增勇 王忠忠

权利要求书 1 页 说明书 7 页 附图页数 7 页

[54] 发明名称 磁随机存取存储装置的热辅助切换

[57] 摘要

通过加热存储元件(10)并把至少一种磁场( $H_x$ ,  $H_y$ )加到存储元件(10)上,在磁存储元件(10)上进行写操作。



ISSN 1008-4274

## 权 利 要 求 书

1. 一种信息存储装置 (110)，它包括：  
磁存储元件 (114) 的阵列 (112)；以及  
5 所述存储元件 (114) 的多个加热元件 (120b)。
2. 权利要求 1 的装置，其特征在于：所述加热元件 (120b) 和  
所述存储元件 (114) 隔开设置。
3. 权利要求 1 的装置，其特征在于：所述加热元件 (120b) 被  
包含在穿过所述阵列 (112) 伸展的各加热线 (120) 中。
- 10 4. 权利要求 3 的装置，其特征在于：每条加热线 (120) 包括被  
所述加热元件 (120b) 隔开的导电迹线 (120a)。
5. 权利要求 3 的装置，其特征在于：所述加热线 (120) 在穿过  
所述阵列 (112) 的对角方向上伸展。
6. 权利要求 3 的装置，其特征在于：加热线组 (120) 互相连接  
15 以形成至少一条路径。
7. 权利要求 6 的装置，其特征在于：每个组的所述各加热线 (120)  
是串联连接的。
8. 权利要求 3 的装置，其特征在于：所述加热线 (120) 的第一  
端互相连接。
- 20 9. 权利要求 3 的装置，其特征在于还包括开关 (124、128、132)，  
用于允许向所述加热线 (120) 的选定端提供电流。
10. 权利要求 1 的装置，其特征在于：在写操作期间，所述加热  
元件 (120b) 将选定的存储元件 (114) 的温度升高到高于环境温度  
10℃至 50℃左右。

## 说明书

## 磁随机存取存储装置的热辅助切换

## 5 技术领域

本发明涉及信息存储装置。更明确地说，本发明涉及磁随机存取 ("MRAM") 存储装置。

## 先有技术

10 考虑 MRAM 装置的例子，它包括：自旋相关隧道贯穿 (SDT) 结的电阻交叉点阵列；沿着 SDT 结行伸展的字线；沿着 SDT 结列伸展的位线。每个 SDT 结定位在字线和位线的交叉点。在任何给定时间，每个 SDT 结的磁化强度采取两种稳定的取向之一。这两种稳定的取向，即，平行和反平行取向，代表 '0' 和 '1' 的逻辑值。磁化强度的取向又影响 SDT 结的电阻。如果磁化强度取向是平行的，则 SDT 结的电阻是第一值 ( $R$ )。如果磁化强度取向是反平行的，则 SDT 结的电阻是第二值 ( $R + \Delta R$ )。因此，可以通过检测 SDT 结的电阻状态来读取 SDT 结的磁化强度取向及其逻辑值。

15 通过向交叉在选定的 SDT 结的字线和位线提供写电流来执行在选定的 SDT 结上的写操作。所述电流建立两种外部磁场，当它们结合起来时，所述选定的 SDT 结的磁化强度取向从平行转换到反平行，反之亦然。

25 太小的写电流可能无法改变选定的 SDT 结的磁化强度取向。理论上，两个组合的外部磁场应该完全能够翻转选定的 SDT 结的磁化强度取向。不过实际上，组合的磁场并不总是能翻转磁化强度取向。如果选定的 SDT 结的磁化强度取向不被翻转，则产生写错误并且导致增加错误代码校正的负担。

只受到一种磁场作用的 SDT 结 (也就是说，或者沿选定的字线

或者沿选定的位线的 SDT 结)称为“半选定”SDT 结。理论上,单一的磁场应该不能翻转 SDT 结的磁化强度取向。不过实际上,单一的磁场能够翻转磁化强度取向。如果半选定的 SDT 结的磁化强度取向被翻转,则产生不希望有的删除并且导致增加错误代码校正的负担。

- 5       有必要改善对 SDT 结写入的可靠性。更一般地说,有必要改善对 MRAM 装置的磁存储元件写入的可靠性。

### 发明概述

- 10       根据本发明的一个方面,通过加热存储元件并且施加至少一种磁场于存储元件来对磁存储元件执行写入。根据以下结合附图所进行的详细描述,将明白本发明的其他方面和优点,所述附图以举例的方式说明本发明的原理。

### 附图说明

- 15       图 1 是对 SDT 结的图解说明;  
      图 2a 和 2b 是对 SDT 结的磁滞回线的图解说明;  
      图 3 是对能执行热辅助切换的 MRAM 装置的图解说明;  
      图 4 是对用于 MRAM 装置的加热线路的图解说明;  
      图 5a、5b、5c 和 5d 是对用于 MRAM 装置的不同型式的加热线路  
20       的图解说明;以及  
      图 6 是多级 MRAM 芯片的图解说明。

### 具体实施例的详细描述

- 25       如图所示,为了举例说明的目的,本发明具体表现于包括磁存储元件阵列的 MRAM 装置。在数据存储期间,MRAM 装置执行选定的存储元件的热辅助切换。热辅助切换改善了 MRAM 装置中数据存储的可靠性。

MRAM 装置的磁存储元件可以是其电阻值依赖于其磁膜状态的任

何元件。这样的元件的例子包括磁隧道结 (SDT 结是磁隧道结的某种类型) 和巨磁阻 ("GMR") 自旋阀 (spin valves)。为了说明, 下边将以 SDT 结的形式描述所述存储元件。

参照如图 1, 图中示出 SDT 结 10。SDT 结 10 包括锁定层 (pinned layer) 12, 其磁化强度取向在所述锁定层 12 的平面内、并且固定在这样的方向上, 以便在所施加的磁场处在需要的范围内的情况下所述磁化强度不会旋转。SDT 结 10 还包括其磁化强度未锁定的“自由”层 14。相反, 所述磁化强度可以在沿着位于自由层 14 的平面的轴(“简单”轴)的两个方向之一取向。如果锁定层 12 和自由层 14 的磁化强度的取向相同, 则所述取向称为“平行”(用箭头 P 表示)。如果锁定层 12 和自由层 14 的磁化强度的取向相反, 则所述取向称为“反平行”(用箭头 A 表示)。

锁定层 12 和自由层 14 被绝缘隧道阻挡层 16 隔开。绝缘隧道阻挡层 16 使得在锁定层 12 和自由层 14 之间可以出现量子隧道效应。这种隧道贯穿现象是与电子自旋相关的, 使 SDT 结 10 的电阻随锁定层 12 和自由层 14 的磁化强度的相对取向而变。例如, 如果锁定层 12 和自由层 14 的磁化强度取向是反平行的, 则 SDT 结 10 的电阻是第一值 ( $R$ ), 如果所述磁化强度取向是平行的, 则 SDT 结 10 的电阻是第二值 ( $R + \Delta R$ )。

可以通过向连接到 SDT 结 10 的第一导体 18 和第二导体 20 提供电流 ( $I_y$ ,  $I_x$ ) 来把磁场 ( $H_x$ ,  $H_y$ ) 加到 SDT 结 10 上。如果导体 18 和 20 正交, 则所施加的磁场 ( $H_x$ ,  $H_y$ ) 也是正交的。

当通过导体 18 和 20 的电流 ( $I_x$ ,  $I_y$ ) 足够大的时候, 自由层 14 附近的组合磁场 ( $H_y + H_x$ ) 使得自由层 14 的磁化强度的取向从平行转到反平行, 反之亦然。例如足够大的电流  $I_x$  将使磁化强度取向反平行, 与此相反, 足够大的电流  $I_y$  使磁化强度取向平行。

可以这样选择电流的大小、使得组合磁场 ( $H_x + H_y$ ) 超过自由层 14 的切换磁场, 但是不超过锁定层 12 的切换磁场。

但是，如果 SDT 结 10 被加热，则写电流 ( $I_x$  ,  $I_y$ ) 中的一个或两者可能减小。磁膜的矫顽磁力随着温度的升高而减小。如图 2a 和 2b 中所示，升高 SDT 结 10 的温度会减小 SDT 结 10 的矫顽磁力( $H_c$ )。图 2a 显示室温下的矫顽磁力 ( $H_c$ )，图 2b 显示比室温高 50℃时的矫顽磁力 ( $H_c$ )。在高温下，在较低的组合磁场 ( $H_x+H_y$ ) 的情况下 SDT 结 10 从高电阻状态转换到低电阻状态，反之亦然。因此，加热 SDT 结 10 使写电流 ( $I_x$   $I_y$ ) 之一或者两者的幅值减小。另一方面，如果写电流 ( $I_x$  ,  $I_y$ ) 的幅值不减小，则在存在组合磁场 ( $H_x+H_y$ ) 的情况下 SDT 结 10 将更可靠地切换。可以改变温度和写电流以达到所需的切换可靠性。

可以在施加组合磁场 ( $H_x+H_y$ ) 之前加热和取消加热，或者在施加组合磁场 ( $H_x+H_y$ ) 的同时加热。可以把自由层 14 加热到高于环境温度 10℃到 50℃左右。更一般地说，最大的加热温度可以比截止 (Blocking) 温度  $T_b$  (在此温度之上抗铁磁体层丧失其锁定特性) 低 50℃左右。

回到图 1，可以通过第三导体 22 把热量加到自由层 14 上，导体 22 通过电绝缘热传导性材料 (例如，氮化硅) 层 24 与第一导体 18 隔开。虽然流过第三导体 22 的电流产生附加的磁场，但是，由于第三导体 22 离 SDT 结 10 足够远，使得附加的磁场不会对切换产生不利的影响。

尽管图 1 显示第三导体 22 在 SDT 结 10 上面，但是第三导体 22 也可以在 SDT 结 10 下面。甚至第三导体 22 既可以在 SDT 结 10 上面又可以在 SDT 结 10 下面。

现在参考图 3，该图图解说明信息存储装置 110，它包括存储元件 114 的电阻交叉点阵列 112。存储元件 114 排列成行和列，行沿着  $x$  方向伸展，列沿着  $y$  方向伸展。图中只显示了较少的存储元件 114 以简化信息存储装置 110 的图解说明。实际上，可以使用任何规模的阵列。

起字线 116 作用的迹线沿着 x 方向在存储单元阵列 112 一侧的平面上伸展。起位线 118 作用的迹线沿着 y 方向在存储单元阵列 112 相邻侧的平面上伸展。阵列 112 的每一行可以有一根字线 116，阵列 112 的每一列可以有一根位线 118。每个存储元件 114 都位于字线 116 和位线 118 的交叉点上。

起加热线 120 作用的迹线沿着穿过阵列 112 的对角线伸展。加热线 120 可以配置在阵列 112 顶端或者阵列 112 底部，或者配置在阵列 112 顶端和底部。加热线 120 的典型的结构将结合图 4 在下面进行描述。

信息存储装置 110 包括：读电路，用于在读操作期间检测选定的存储元件 114 的电阻状态以及写电路，用于在写操作期间向所选择的字线 116、位线 118 和加热线 120 提供写电流。为了简化信息存储装置的 110 的图解说明，读电路未显示。

写电路包括：通过第一组晶体管 124 连接到字线 116 的第一电流源 122；通过第二组晶体管 128 连接到位线 118 的第二电流源 126；和通过第三组晶体管 132 连接到加热线 120 的第三电流源 130。

在写操作期间，解码器 134 对地址  $A_x$  和  $A_y$  解码以选择字线 116、位线 118 和加热线 120。解码器 134 通过命令第一组晶体管 124 将字线 116 连接到第一电流源 122 来选择字线 116，通过命令第二组的晶体管 128 将位线 118 连接到第二电流源 126 来选择位线 118，以及通过命令第三组的晶体管 132 将加热线 120 连接到第三电流源 130 来选择加热线 120。电流流过选定的字线 116、位线 118 和加热线 120。选定的字线 116 和位线 118 的交叉点上的存储元件 114 被暴露在组合的磁场 ( $H_x + H_y$ ) 中。所述选定的存储元件 114 还被选定的加热线 120 加热。沿着对角线伸展的加热线 120 的优点是选定的元件被加热，但是半选定的元件不被加热。

图 3 显示字线 116 的单一电流源 122、位线 118 的单一电流源 126 和加热线 120 的单一电流源 130。在大型阵列中，可以为字线 116 配

备多个电流源 122, 为位线 118 配备多个电流源 126 以及为加热线 120 配备多个电流源 130, 由此每个电流源 122 被多根字线 116 共享, 每个电流源 126 被多根位线 118 共享, 每个电流源 130 被多根加热线 120 共享。这使得可以对多个存储元件 114 进行同步写入。

5        写电路的其他元件未显示。例如, 图 3 未示出用于把字线 116、位线 118 和加热线 120 的“自由端”连接到参考电压上的晶体管。此外, 图 3 表示的晶体管 124, 128 和 132 以及电流源是简化的写电路。用来向字线 116、位线 118 和加热线 120 提供电流的电路可以以各种不同的方式实现。

10        现在参照图 4, 图中显示了加热线 120 的典型结构。加热线 120 包括被钨、铂或其他高电阻金属制的加热元件 120b 隔开的铜迹线 120a。加热元件 120b 设置在存储元件 114 之上。

图 5a、5b、5 c 和 5 d 显示加热线 120 的不同型式。在这些型式中, 加热线 120 沿着阵列 112 的对角线伸展。而且, 各加热线组 120 15 被连接在一起以形成一些回路。向回路的一端提供电流, 而回路的另一端连接到参考电压上。这减少了晶体管的数目。还可以把热量加到被同一位线交叉的多个元件上。

图 5a 显示以多路径的形式排列的加热线 120。每条路径包括一对串联连接的加热线 120。每条路径的一端连接到参考电压上, 而每 20 条路径的另一端通过晶体管 132 与电流源 130 连接。在这种配置中, 选定的存储元件 114 被加热而半选定的存储元件 114 不被加热。这种配置改善了半选定余量, 减少了发生不希望有的删除的可能性。

图 5b 显示串联成单一路径的多条加热线 120。单一路径的一端 25 连接到参考电压上, 而单一路径的另一端通过晶体管 132 与电流源 130 连接。每一条加热线 120 都覆盖相邻行的存储元件 114。

图 5c 显示与图 5b 类似的型式, 除了加热线 120 的角度不同之外。图 5c 的加热线不覆盖相邻行的存储元件 114。代之以, 每一条加热线 120 覆盖每隔一列的存储元件 114。

图 5d 显示第一端连接在一起的多条加热线。开关 132a 允许向加热线的选定的第二端提供电流，而开关 132b 允许把另一个选定的第二端连接到参考电压上。这种配置允许选择任何两条加热线 120 形成路径。例如，可以选择开关 132a 和 132b 形成虚线所示的电流路径。

可以选择开关 132a 和 132b 使电流并联流过多条加热线 120。这种配置允许同步写入。

在大型阵列中，可以重复上述型式的存储块。例如，大型阵列可以包括多个写电路和连接到每个写电路的位线组。加热线 120 的型式可以应用于每一个位线组。

现在参考图 6，该图显示包含多层或多平面电阻交叉点存储单元阵列 202 的芯片 200。各平面 202 重叠在基片 204 上，并被绝缘材料（未显示）如二氧化硅分开。读和写电路可以制造在基片 204 上。读和写电路可以包括附加的多路转换器用于选择从其中读出数据和向其写入数据的各层。电流源可以在芯片上或不在芯片上。

根据本发明的信息存储装置可以广泛应用于各方面。例如，所述信息存储装置可以用于计算机中的长期数据存储。这种装置和硬盘机以及其他传统的长期的数据存储装置相比有很多的优势（例如，更快的速度，更小的尺寸）。

根据本发明的信息存储装置可以在数字摄像机中用于数字图象的长期存储。根据本发明的信息存储装置甚至可以在计算机中代替动态随机存取存储器和其他的快速，短期的存储器。

根据本发明的信息存储装置不限于通过施加两种正交的磁场到存储元件来切换存储元件。例如，选定的存储元件也可以只通过加热和单一的磁场切换。

本发明不限于以上描述和图解说明的特定的实施例。作为替代，本发明根据以下权利要求书进行解释。

说明书附图

图 1

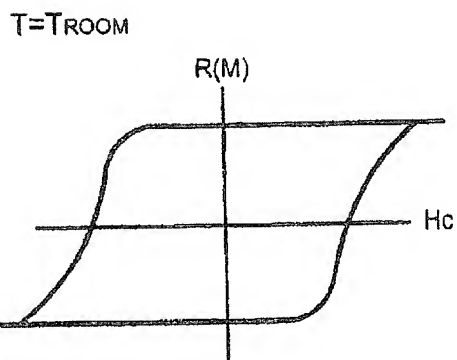
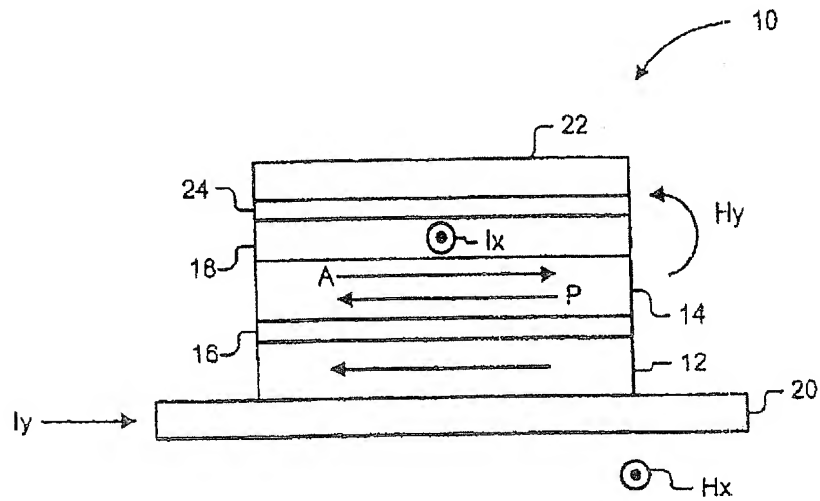


图 2a

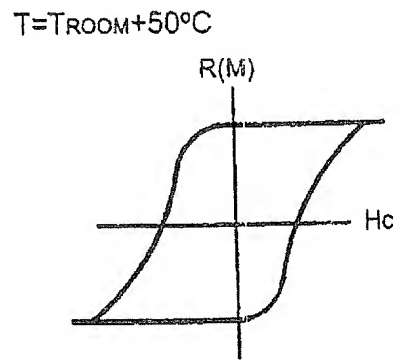


图 2b

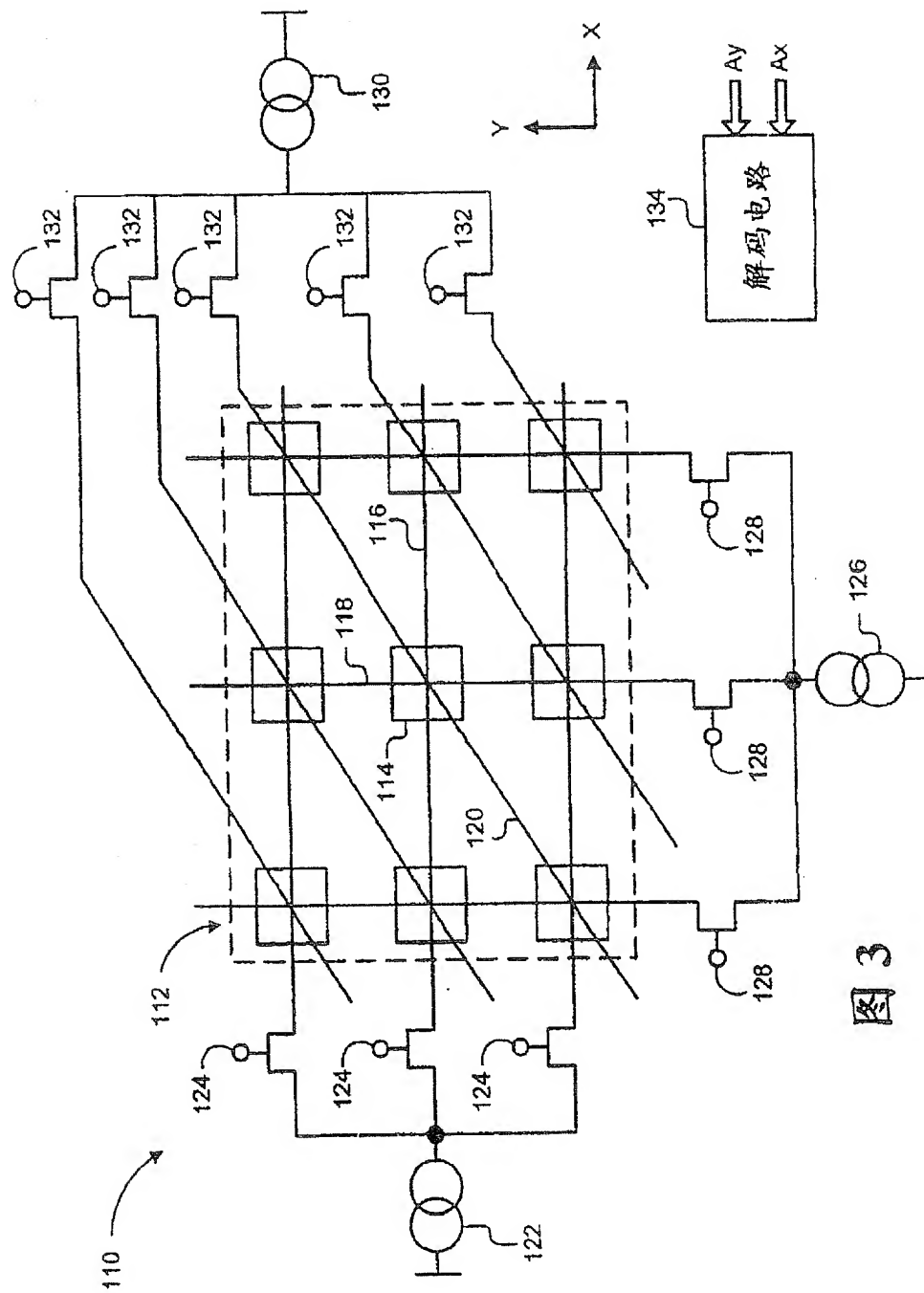


图 4

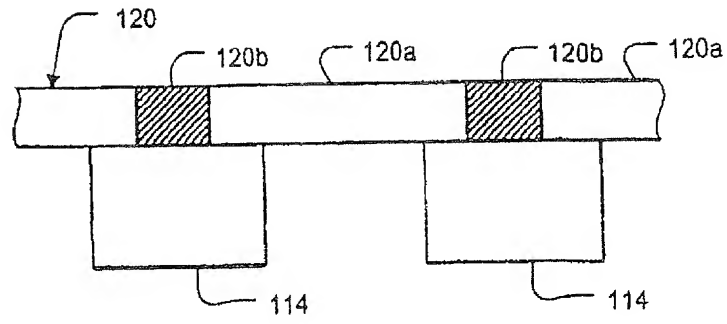
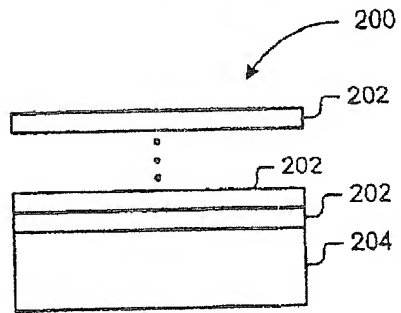


图 6



01.09.07

图 5a

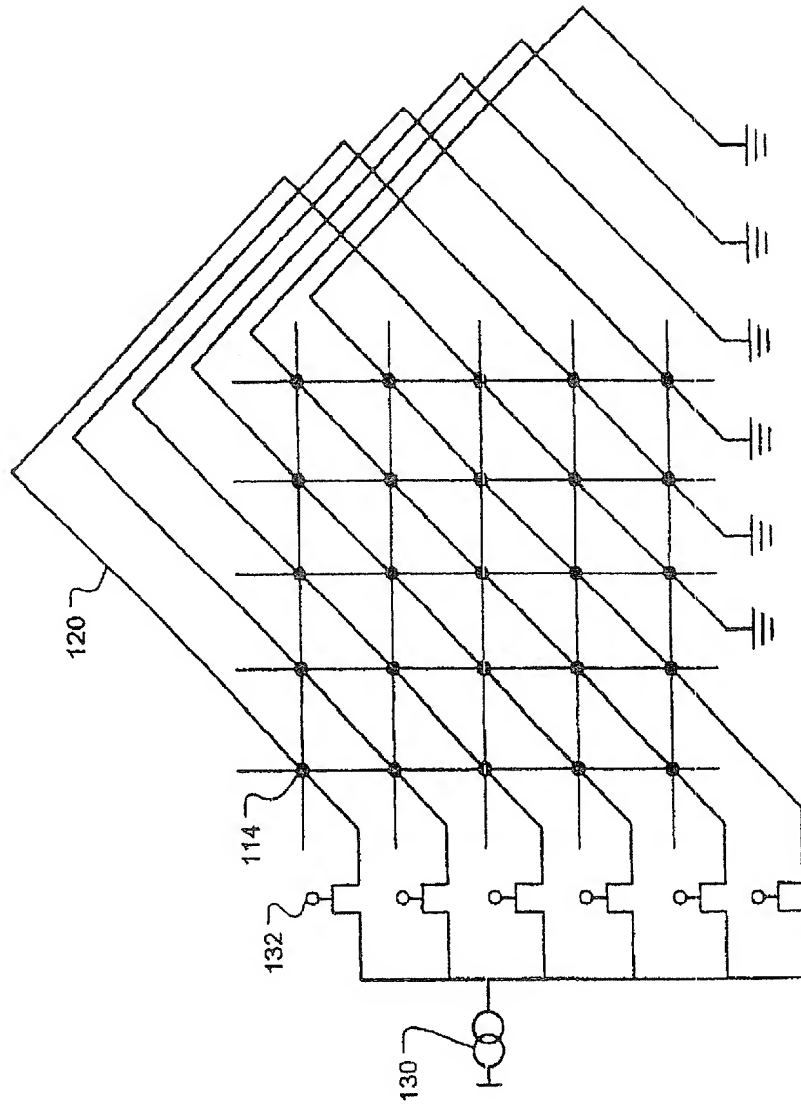


图 5b

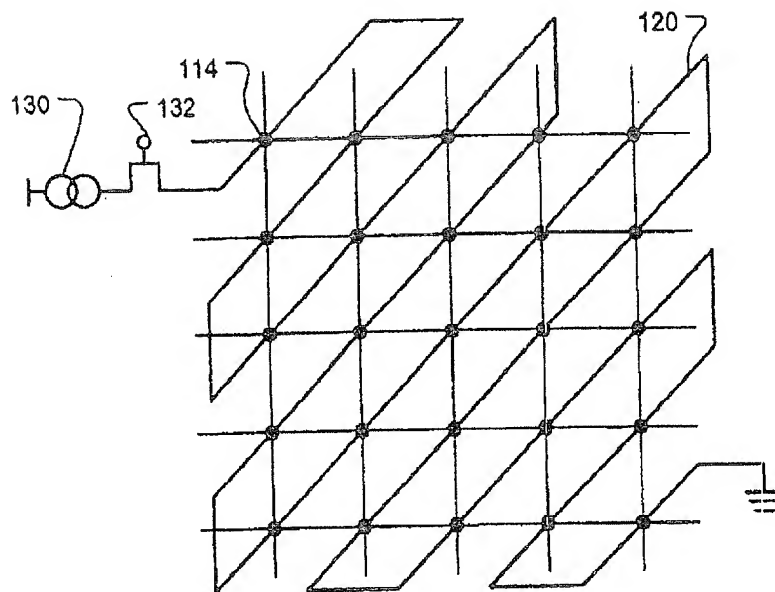


图 5c

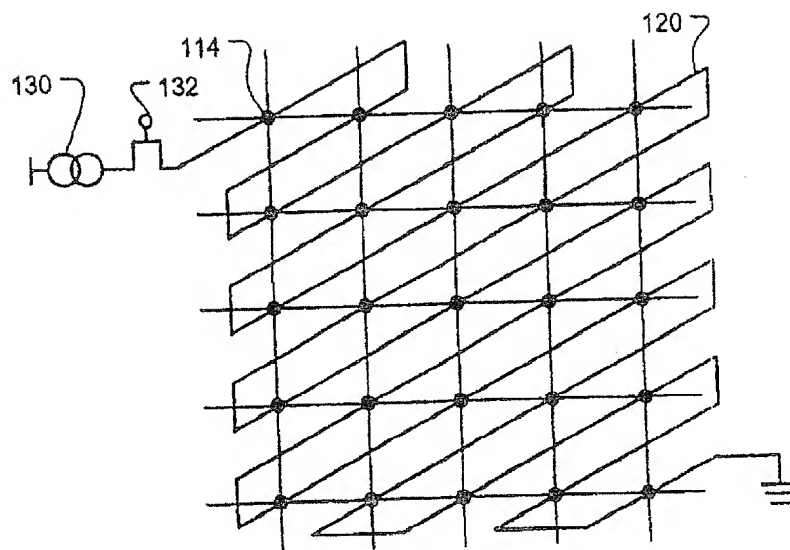


图 5d

